



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08289173 A**(43) Date of publication of application: **01 . 11 . 96**(51) Int. Cl. **H04N 5/208**(21) Application number: **07089328**(22) Date of filing: **14 . 04 . 95**(71) Applicant: **MATSUSHITA ELECTRIC IND CO LTD**(72) Inventor: **OTA YOSHITO
HITOMI JUICHI**(54) **CONTOUR CORRECTION CIRCUIT**

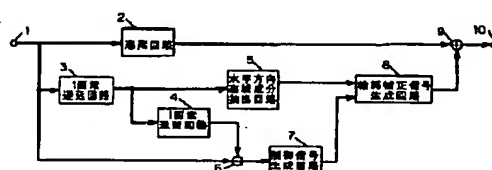
(57) Abstract:

PURPOSE: To improve the tip degree of an output signal without degrading an S/N ratio by deciding whether the high-pass component generated by the input values of a picture element under consideration and the picture element in the vicinity is a signal component or a noise component and elongating the contour correction signal generated from the high-pass component when the high-pass component is the signal component.

CONSTITUTION: The input signal S_{in} inputted from an input terminal 1 is delayed in a delay circuit 3 and a one-picture element delay signal S_{1t} is generated. This S_{1t} becomes the input signal corresponding to a picture element under consideration. This S_{1t} is further delayed in a second one-picture element delay circuit 4 and a two-picture element delay signal S_{2t} is generated. Further, S_{2t} is subtracted from S_{in} in a subtracter 6 and a signal S_{sub} is generated. This S_{sub} is inputted in a control signal generation circuit 7 and a contour correction control signal S_{cnt} is generated. The horizontal direction high-pass component signal SH_h of S_{1t} is extracted from a high-pass component extraction circuit (HPF) 5. These SH_h and S_{cnt} are inputted in a contour correction signal generation circuit 8 and a horizontal direction contour correction signal S_{hap} is generated. This S_{hap} is added to the delay synchronizing signal of the circuit 2 by an adder 9 and

the signal for which the contour correction in a horizontal direction is performed is outputted from an output terminal 10.

COPYRIGHT: (C)1996,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-289173

(43) 公開日 平成8年(1996)11月1日

(51) Int.Cl.⁶

H 0 4 N 5/208

識別記号

庁内整理番号

F I

H 0 4 N 5/208

技術表示箇所

審査請求 未請求 請求項の数 7 O L (全 10 頁)

(21) 出願番号 特願平7-89328

(22) 出願日 平成7年(1995)4月14日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 太田 義人

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 人見 寿一

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

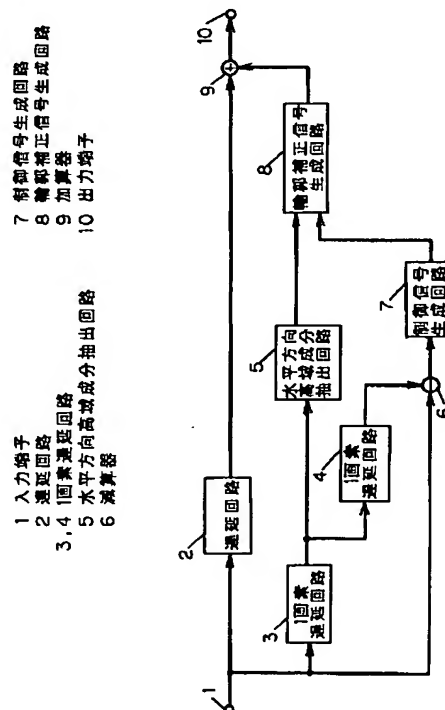
(74) 代理人 弁理士 滝本 智之 (外 1 名)

(54) 【発明の名称】 輪郭補正回路

(57) 【要約】

【目的】 入力信号から抽出した高域成分のうち、信号と判断できる成分を検出し、この成分から生成される輪郭補正信号を伸長することにより、S/Nを劣化させることなく、出力信号の先鋭度を向上する輪郭補正回路を提供する。

【構成】 注目画素の近傍の画素の入力値間の相関の有無を制御信号生成回路7で判断し、相関なしの場合は入力信号の高域成分は信号によるものであるとし、輪郭補正信号生成回路8で、輪郭補正信号を伸長する。



【特許請求の範囲】

【請求項 1】 入力された第 1 の信号を遅延して、第 2 の信号を生成する第 1 の遅延回路と、
前記第 2 の信号を遅延して、第 3 の信号を生成する第 2 の遅延回路と、
前記第 1 の信号から第 3 の信号を減算し、第 4 の信号を生成する減算器と、
前記第 2 の信号の水平方向あるいは垂直方向の高域成分を抽出し、第 5 の信号を生成する高域成分抽出回路と、
前記第 4 の信号を入力とし、輪郭補正信号の生成を制御する制御信号を第 6 の信号として生成する制御信号生成回路と、
前記第 5 の信号を第 1 の入力、前記第 6 の信号を第 2 の入力とし、これら第 1、第 2 の入力から輪郭補正信号を生成する輪郭補正信号生成回路と、
前記第 1 の信号を遅延して、第 7 の信号を生成する第 3 の遅延回路と、
前記輪郭補正信号と前記第 7 の信号を加算する加算器と、
で構成されることを特徴とする輪郭補正回路。

【請求項 2】 入力された第 1 の信号を 1 水平期間遅延して、第 2 の信号を生成する第 1 の 1 H 遅延回路と、
前記第 2 の信号を 1 水平期間遅延して、第 3 の信号を生成する第 2 の 1 H 遅延回路と、
前記第 1 の信号と前記第 3 の信号を加算し、第 4 の信号を生成する加算器と、
前記第 2 の信号から前記第 4 の信号を減算し、第 5 の信号を生成する第 1 の減算器と、
前記第 2 の信号を遅延し、第 6 の信号を生成する第 1 の遅延回路と、
前記第 6 の信号を遅延し、第 7 の信号を生成する第 2 の遅延回路と、
前記第 5 の信号を遅延し、第 8 の信号を生成する第 3 の遅延回路と、
前記第 6 の信号の水平方向高域成分を抽出し、第 9 の信号を生成する水平方向高域成分抽出回路と、
前記第 2 の信号から前記第 7 の信号を減算し、第 10 の信号を生成する第 2 の減算器と、
前記第 9 の信号から前記第 8 の信号を減算し、第 11 の信号を生成する第 3 の減算器と、
前記第 10 の信号と前記第 11 の信号を入力とし、輪郭補正信号の生成を制御する制御信号を第 12 の信号として生成する制御信号生成回路と、
前記第 9 の信号と前記第 12 の信号から輪郭補正信号を生成する輪郭補正信号生成回路と、
前記第 1 の信号を遅延して、第 13 の信号を生成する第 4 の遅延回路と、
前記輪郭補正信号と前記第 13 の信号を加算する加算器と、
で構成されることを特徴とする輪郭補正回路。

【請求項 3】 入力された第 1 の信号を 1 水平期間遅延して、第 2 の信号を出力する第 1 の 1 H 遅延回路と、
前記第 2 の信号を 1 水平期間遅延して、第 3 の信号を出力する第 2 の 1 H 遅延回路と、
前記第 1 の信号と前記第 3 の信号を加算し、第 4 の信号を生成する第 1 の加算器と、
前記第 2 の信号から前記第 4 の信号を減算し、第 5 の信号を生成する第 1 の減算器と、
前記第 2 の信号を遅延し、第 6 の信号を生成する第 1 の遅延回路と、
前記第 6 の信号を遅延し、第 7 の信号を出力する第 2 の遅延回路と、
前記第 5 の信号を遅延し、第 8 の信号を出力する第 3 の遅延回路と、
前記第 6 の信号の高域成分を抽出し、第 9 の信号を出力する高域成分抽出回路と、
前記第 2 の信号から前記第 7 の信号を減算し、第 10 の信号を生成する第 2 の減算器と、
前記第 9 の信号から前記第 8 の信号を減算し、第 11 の信号を生成する第 3 の減算器と、
前記第 10 の信号と前記第 11 の信号を入力とし、水平方向輪郭補正信号の生成を制御する制御信号を第 12 の信号として生成する第 1 の制御信号生成回路と、
前記第 9 の信号と前記第 12 の信号から水平方向輪郭補正信号を生成する第 1 の輪郭補正信号生成回路と、
前記第 1 の信号から前記第 3 の信号を減算し、第 13 の信号を生成する第 4 の減算器と、
前記第 13 の信号を遅延し、第 14 の信号を出力する第 4 の遅延回路と、
前記第 11 の信号の極性を反転し第 15 の信号を生成する反転回路と、
前記第 14 の信号と前記第 15 の信号を入力とし、垂直方向輪郭補正信号の生成を制御する制御信号を第 16 の信号として生成する第 2 の制御信号生成回路と、
前記第 8 の信号と前記第 16 の信号から垂直方向輪郭補正信号を生成する第 2 の輪郭補正信号生成回路と、
前記第 1 の信号を遅延して、第 17 の信号を生成する第 5 の遅延回路と、
前記水平方向輪郭補正信号を前記垂直方向輪郭補正信号に加算し、第 18 の信号を生成する第 2 の加算器と、
前記第 18 の信号と前記第 17 の信号を加算し、出力信号を生成する第 3 の加算器と、
で構成されることを特徴とする輪郭補正回路。

【請求項 4】 請求項 1 あるいは請求項 2 あるいは請求項 3 記載の輪郭補正回路において、
制御信号生成回路は定数発生器の出力をコアリングレベルとし、第 1 の信号にコアリング処理を施すコアリング回路と、
前記コアリング回路の出力信号に、第 2 の入力信号を係数として加重する加重回路と、

で構成されることを特徴とする輪郭補正回路。

【請求項 5】 請求項 1 あるいは請求項 2 あるいは請求項 3 記載の輪郭補正回路において、
制御信号生成回路は、第 2 の入力信号を係数として第 1 の入力信号に加重する加重回路と、
定数発生器の出力をコアリングレベルとし、前記加重回路の出力信号にコアリング処理を施すコアリング回路と、

で構成されることを特徴とする輪郭補正回路。

【請求項 6】 請求項 1 あるいは請求項 2 あるいは請求項 3 記載の輪郭補正回路において、
制御信号回路は、第 2 の入力信号をコアリングレベルとし、第 1 の信号にコアリング処理を施すコアリング回路と、
前記コアリング回路の出力信号に、定数発生器の出力を係数として加重する加重回路と、
で構成されることを特徴とする輪郭補正回路。

【請求項 7】 請求項 1 あるいは請求項 2 あるいは請求項 3 記載の輪郭補正回路において、
制御信号生成回路は、定数発生器の出力を係数として第 1 の入力信号に加重する加重回路と、
第 2 の入力信号をコアリングレベルとし、前記加重回路の出力信号にコアリング処理を施すコアリング回路と、
で構成されることを特徴とする輪郭補正回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、ビデオカメラ等で得られる画質を向上させるための輪郭補正回路に関するものである。

【0002】

【従来の技術】 近年、ビデオカメラやテレビ受像機等の映像機器において、映像信号の高域成分を補正する輪郭補正の操作により、出力画像の鮮鋭度の向上が図られている。従来の輪郭補正回路としては特開平 05-252421 号公報などがあげられる。

【0003】 以下図面を参照しながら、従来の輪郭補正回路の一例について説明する。図 10 は従来の輪郭補正回路の構成を示すブロック図である。例えば輝度信号などの入力信号は入力端子 101 より、水平低域成分抽出回路 102、減算器 104、加算器 108 に入力する。減算器 104 において、水平低域成分抽出回路 102 で抽出される入力信号の水平方向低域成分が入力信号から減算され、その結果として入力信号の水平方向高域成分が抽出される。

【0004】 また、水平低域成分抽出回路 102 の出力は垂直高域成分抽出回路 103 に入力し、入力信号の水平方向低域成分抽出回路 103 の出力と減算器 104 の出力が加算器 105 で加算される。加算器 105 の出力は乗算器 106 に入力し、定数発生回路 107 の出力をゲインとし

振幅値を調整され、所定の輪郭補正信号となる。この輪郭補正信号が加算器 108 で入力信号に加算され輪郭補正された入力信号が出力端子 109 から出力される。

【0005】

【発明が解決しようとする問題点】 しかしながら上記の従来の構成では、輪郭補正信号生成時に、減算器 104 の出力となる入力信号の水平方向高域成分、垂直高域成分抽出回路 103 の出力となる入力信号の水平方向低域成分に含まれるノイズ成分を信号成分から十分に分離することができず、乗算器 106 におけるゲインの調整等により、ノイズ成分に対して生成される輪郭補正信号を抑圧する際に同時に信号成分に対して生成される輪郭補正信号を抑圧することになり、生成される輪郭補正信号で補正された出力信号の先鋭度が劣化し、逆に輪郭補正信号を伸張すると出力信号の S/N が劣化するという問題点を有していた。

【0006】 本発明は上記問題点を解決するもので、抽出される入力信号の高域成分が信号成分かノイズ成分かを判定し、信号成分であると判定した場合は高域成分から生成される輪郭補正信号を伸張することにより、S/N を劣化されることなく輪郭補正信号に輪郭補正信号が付加されて生成される出力信号の先鋭度を向上する輪郭補正回路を提供することを目的とする。

【0007】

【問題点を解決するための手段】 この目的を達成するために請求項 1 記載の発明の輪郭補正回路は、入力された第 1 の信号を遅延して、第 2 の信号を生成する第 1 の遅延回路と、第 2 の信号を遅延して、第 3 の信号を生成する第 2 の遅延回路と、第 1 の信号から第 3 の信号を減算し、第 4 の信号を生成する減算器と、第 2 の信号の水平方向あるいは垂直方向の高域成分を抽出し、第 5 の信号を生成する高域成分抽出回路と、第 4 の信号を入力とし、輪郭補正信号の生成を制御する制御信号を第 6 の信号として生成する制御信号生成回路と、第 5 の信号を第 1 の入力、第 6 の信号を第 2 の入力とし、これら第 1、第 2 の入力から輪郭補正信号を生成する輪郭補正信号生成回路と、第 1 の信号を遅延して、第 7 の信号を生成する第 3 の遅延回路と、輪郭補正信号と第 7 の信号を加算する加算器と、を備えたものである。

【0008】 また、請求項 2 記載の発明の輪郭補正回路は、入力された第 1 の信号を 1 水平期間遅延して、第 2 の信号を生成する第 1 の 1 H 遅延回路と、第 2 の信号を 1 水平期間遅延して、第 3 の信号を生成する第 2 の 1 H 遅延回路と、第 1 の信号と第 3 の信号を加算し、第 4 の信号を生成する加算器と、第 2 の信号から第 4 の信号を減算し、第 5 の信号を生成する第 1 の減算器と、第 2 の信号を遅延し、第 6 の信号を生成する第 1 の遅延回路と、第 6 の信号を遅延し、第 7 の信号を生成する第 2 の遅延回路と、第 5 の信号を遅延し、第 8 の信号を生成する第 3 の遅延回路と、第 6 の信号の水平方向高域成分を

抽出し、第 9 の信号を生成する水平方向高域成分抽出回路と、第 2 の信号から第 7 の信号を減算し、第 10 の信号を生成する第 2 の減算器と、第 9 の信号から第 8 の信号を減算し、第 11 の信号を生成する第 3 の減算器と、第 10 の信号と第 11 の信号を入力とし、輪郭補正信号の生成を制御する制御信号を第 12 の信号として生成する制御信号生成回路と、第 9 の信号と第 12 の信号から輪郭補正信号を生成する輪郭補正信号生成回路と、第 1 の信号を遅延して、第 13 の信号を生成する第 4 の遅延回路と、輪郭補正信号と第 13 の信号を加算する加算器と、を備えたものである。

【0009】また、請求項 3 記載の発明の輪郭補正回路は、入力された第 1 の信号を 1 水平期間遅延して、第 2 の信号を出力する第 1 の 1 H 遅延回路と、第 2 の信号を 1 水平期間遅延して、第 3 の信号を出力する第 2 の 1 H 遅延回路と、第 1 の信号と第 3 の信号を加算し、第 4 の信号を生成する第 1 の加算器と、第 2 の信号から第 4 の信号を減算し、第 5 の信号を生成する第 1 の減算器と、第 2 の信号を遅延し、第 6 の信号を生成する第 1 の遅延回路と、第 6 の信号を遅延し、第 7 の信号を出力する第 2 の遅延回路と、第 5 の信号を遅延し、第 8 の信号を出力する第 3 の遅延回路と、第 6 の信号の高域成分を抽出し、第 9 の信号を出力する高域成分抽出回路と、第 2 の信号から第 7 の信号を減算し、第 10 の信号を生成する第 2 の減算器と、第 9 の信号から第 8 の信号を減算し、第 11 の信号を生成する第 3 の減算器と、第 10 の信号と第 11 の信号を入力とし、水平方向輪郭補正信号の生成を制御する制御信号を第 12 の信号として生成する第 1 の制御信号生成回路と、第 9 の信号と第 12 の信号から水平方向輪郭補正信号を生成する第 1 の輪郭補正信号生成回路と、第 1 の信号から第 3 の信号を減算し、第 13 の信号を生成する第 4 の減算器と、第 13 の信号を遅延し、第 14 の信号を出力する第 4 の遅延回路と、第 11 の信号の極性を反転し第 15 の信号を生成する反転回路と、第 14 の信号と第 15 の信号を入力とし、垂直方向輪郭補正信号の生成を制御する制御信号を第 16 の信号として生成する第 2 の制御信号生成回路と、第 8 の信号と第 16 の信号から垂直方向輪郭補正信号を生成する第 2 の輪郭補正信号生成回路と、第 1 の信号を遅延して、第 17 の信号を生成する第 5 の遅延回路と、水平方向輪郭補正信号を垂直方向輪郭補正信号に加算し、第 18 の信号を生成する第 2 の加算器と、第 18 の信号と第 17 の信号を加算し、出力信号を生成する第 3 の加算器とを備えたものである。

【0010】

【作用】請求項 1 記載の発明は上記した構成により、注目画素の近傍の画素の入力値間の相関の有無により、注目画素と近傍の画素の入力値から生成される高域成分が信号成分かノイズ成分かを判定し、信号成分と判定される場合は高域成分から生成される輪郭補正信号を伸長す

ることにより、輪郭補正信号が入力信号に付加されて生成される出力信号の S/N を劣化させることなく出力信号の先鋭度を向上させることができる。

【0011】また、請求項 2 記載の発明は上記した構成により、注目画素の入力信号に対して生成される水平方向高域成分、垂直方向高域成分を比較することにより、請求項 1 記載の発明では注目画素が水平方向あるいは垂直方向の直線上にある場合、注目画素に対して生成される高域成分が信号成分と判定されないという点が改善され、垂直方向の直線の輪郭がより強調された、先鋭度の高い出力信号が得られる。

【0012】さらに、請求項 3 記載の発明は上記した構成により、請求項 2 記載の発明の作用に加え、水平方向の直線の輪郭がより強調された、より先鋭度の高い出力信号が得られる。

【0013】

【実施例】本発明の実施例における輪郭補正回路について、図面を参照しながら説明する。図 1 は本発明の第 1 の実施例における輪郭補正回路の構成を示すブロック図である。入力端子 1 から入力した入力信号 S_{in} が第 1 の 1 画素遅延回路 3 で遅延され 1 画素遅延信号 S_{1t} が生成される。この S_{1t} がさらに第 2 の 1 画素遅延回路 4 で遅延され、2 画素遅延信号 S_{2t} が生成される。さらに、減算器 6 において S_{in} から S_{2t} が減算され、信号 S_{sub} が生成される。この S_{sub} が制御信号生成回路 7 に入力し、出力として輪郭補正制御信号 S_{cnt} が生成される。また S_{1t} の水平方向高域成分信号 S_{Hh} が水平方向高域成分抽出回路 (HPF) 5 により抽出される。この S_{Hh} が第 1 の入力信号、 S_{cnt} が第 2 の入力信号として輪郭補正信号生成回路 8 に入力し、水平方向輪郭補正信号 S_{hap} が生成される。この S_{hap} が加算器 9 において、入力信号が遅延回路 2 で遅延されて同期された信号に加算されて水平方向に輪郭補正が行われた入力信号が出力端子 10 から出力される。

【0014】図 2 (a) ~ (d) に輪郭補正信号生成回路 8 の構成例を示す。図 2 (a) では第 1 の入力信号である S_{Hh} の低レベル部をコアリングするコアリング回路 21 の出力と第 2 の入力信号である S_{cnt} の乗算が乗算器 22 で行われ、演算結果が S_{hap} として出力される。また、図 2 (b) では、 S_{Hh} と S_{cnt} が乗算器 22 で乗算され、乗算結果がコアリング回路 21 に入力され、その低レベル部がコアリングされた信号が S_{hap} として出力される。図 2 (a)、(b) において、コアリング回路 21 のコアリングレベルは定数発生回路 23 から与えられる。輪郭補正信号生成回路 8 が図 2 (a) あるいは (b) の構成で示される場合の制御信号生成回路 7 の入出力特性の一例を図 3 (a) に示す。制御信号生成回路 7 への入力信号 S_{sub} が閾値 T_{HR} について、(数 1) の関係にあるとき、 S_{in} と S_{2t} には強い相関があり、このことから S_{1t} と S_{in} 及び S_{1t} と

S2tの間にも相関があると判断する。

【0015】

【数1】

$$-THR < S_{sub} < THR$$

【0016】 によって、信号レベルの変化はノイズによるもので、S1tに対して得られるSHhはこのノイズ成分から生成されたものであるとし、このSHhから生成されるShapを抑圧するためにScntとして低レベルの値G_1を出力する。逆に、Ssubが閾値THRについて、(数2)あるいは、(数3)の関係にあるとき、SinとS2tには大きな相関はなく、このことからS1tが信号の変化点であると判断する。

【0017】

【数2】

$$-THR > S_{sub}$$

【0018】

【数3】

$$S_{sub} > THR$$

【0019】 によって、このS1tに対して得られるSHhは信号成分の変化によるものであるとし、このSHhから生成されるShapを伸長するするためにScntとして高レベルの値G_hを出力する。

【0020】 次に、図2(c)、(d)に輪郭補正信号生成回路8の別の構成例を示す。図2(c)ではSHhに対し、コアリングレベルがScntで与えられるコアリング回路21でコアリング処理が施され、この出力と定数発生回路23の出力の乗算が乗算器22で行われ、演算結果がShapとして出力される。また、図2(d)では、SHhと定数発生回路23の出力の乗算が乗算器22で行われ、乗算結果がコアリング回路21に入力し、Scntで与えられるレベル以下がコアリングされた信号がShapとして出力される。

【0021】 輪郭補正信号生成回路8が図2(c)あるいは(d)の構成で示される場合の制御信号生成回路7の入出力特性の一例を図3(b)に示す。上記(数1)が成立する場合、生成される輪郭補正信号を抑圧するために、コアリング回路21に対する高レベルのコアリングレベル値C_hが、逆に上記(数2)、あるいは(数3)が成立する場合、生成される輪郭補正信号を伸長するために低レベルのコアリングレベル値C_lが出力される。

【0022】 次にHPF5の一構成例を図4に示す。図4は、水平方向2次のハイパスフィルタ構成で、入力信号と1画素遅延回路41、42の出力信号に係数-1/4、1/2、-1/4を第1、第2、第3の係数加重回路43、44、45で加重した信号を2つの加算器46、47で加算して、入力信号の水平方向高域成分を抽出する。

【0023】 本実施例により、注目画素の近傍の画素間の相関の有無から注目画素が信号レベルの変化点にあることを検出し、生成される輪郭補正信号のレベルをあげ

ることにより、輪郭補正信号が入力信号に付加されて生成される出力信号のS/Nが劣化することなく先鋭度が向上する。

【0024】 なお、本実施例においては1画素遅延回路と水平方向高域成分抽出回路を用いて、水平方向輪郭補正信号生成回路を構成したが、1画素遅延回路の代わりに1H遅延回路、水平方向高域成分抽出回路の代わりに垂直方向高域成分抽出回路をそれぞれ用いることにより、容易に同様の効果を持つ垂直方向輪郭補正信号生成回路を実現することができる。

【0025】 本発明の第2の実施例における輪郭補正回路について、図面を参照しながら説明する。図5は本発明の第2の実施例における輪郭補正回路の構成を示すブロック図である。入力端子501から入力した入力信号Sinが第1の1水平期間遅延回路503で遅延され1水平期間遅延信号S1hが生成される。このS1hがさらに第2の1水平期間遅延回路504に入力し、2水平期間遅延信号S2hが生成される。また、S1hが第1の1画素遅延回路505で遅延され1水平期間1画素遅延信号S1h1tが生成される。このS1h1tが注目画素の入力信号となる。このS1h1tがさらに第2の1画素遅延回路506に入力し、1水平期間2画素遅延信号S1h2tが生成される。また、S1h1tの水平方向高域成分信号SHhが水平方向高域成分抽出回路511により抽出される。

【0026】 さらに、S2hとSinの加算が加算器507で行われ、この演算結果が第1の減算器508でS1hから減算され、さらにこの演算結果が第1の遅延回路509で遅延され、入力信号の垂直方向高域成分信号SVhが生成される。このSVhが第2の減算器512でSHhから減算され信号SHV_subが生成され、このSHV_subが相関検出回路513に入力する。また、第3の減算器510でS1h2tからS1hが減算され信号Ssubが生成され、このSsubが相関検出回路513に入力する。相関検出回路513では、SHV_subとSsubから輪郭補正制御信号Scntを生成し、SHhとScntが輪郭補正信号生成回路514に入力し、S1hに対する水平方向輪郭補正信号Shapが生成される。

【0027】 輪郭補正信号生成回路512の構成例は本発明の第1の実施例と同様で図2(a)~(d)に示す。図7に相関検出回路513の構成例を示す。図7において制御信号生成回路71はSsubを入力とし、図3(a)、(b)に入出力特性の一例が示される本発明の第1の実施例における制御信号生成回路7と同様である。高域成分相関検出回路72は制御信号生成回路7の出力Snと、SHV_subを入力とする。図8(a)~(d)に高域成分相関検出回路72の入出力特性の一例を示す。図8(a)、(b)は制御信号生成回路71の入出力特性が図3(a)で示され、SnがそれぞれG_h、G_lである場合の入出力特性を示す。図8(a)で示されるように、高域成分相関検出回路72は、(数4)すなわちSHhが信号成分であると判定され

10

20

30

40

50

る場合はそのまま G_h を出力する。

【0028】

【数4】

$$S_n = G_h$$

【0029】しかしながら、制御信号生成回路71では、 S_{1h1t} が幅一画素分の直線上にある場合、 S_{Hh} は信号成分でありながらノイズ成分であると判定される。そこで、 S_{1t1h} が垂直方向の直線上にある場合、 S_{Hh} が信号成分として処理されるように、もう一方の入力信号である SHV_{sub} に対し、以下の判定を行う。

【0030】 S_{1t1h} が垂直方向の直線上にある場合、 S_{Hh} が S_{Vh} に対し十分に大きなレベルになる。そこで、 S_{Hh} から S_{Vh} を減算した結果であるもう一方の入力 SHV_{sub} と閾値 THR_{HV} について（数5）の関係がある、すなわち S_{Hh} が S_{Vh} に対して十分に大きくなる時、注目画素が垂直方向の直線上に位置すると判断して、 G_l である高域成分相関検出回路72への入力 S_n に代わり G_h を出力する。

【0031】

【数5】

$$SHV_{sub} > THR_{HV}$$

【0032】逆に、（数6）である時は近傍相関判定の判定結果通り、 S_{Hh} をノイズ成分と判定し、 G_l である S_n をそのまま出力する。

【0033】

【数6】

$$SHV_{sub} < THR_{HV}$$

【0034】また、図8(c)、(d)は制御信号生成回路71の入出力特性が図3(b)で示され、 S_n がそれぞれ C_l 、 C_h である場合の入出力特性を示す。高域成分相関検出回路72の動作の詳細は、上記した図8(a)、(b)の場合とほぼ同様であるので省略する。

【0035】本発明の第1の実施例では信号成分と判定されなかった、注目信号が垂直方向の直線上にある場合に抽出される高域成分は、本実施例により信号成分と判定されることになり、この結果垂直方向の直線が適切に輪郭補正され、出力信号の先鋭度が一層向上する。

【0036】本発明の第3の実施例における輪郭補正回路について、図面を参照しながら説明する。図6は本発明の第3の実施例における輪郭補正回路の構成を示すブロック図で、上記本発明の第2の実施例における輪郭補正回路に垂直方向輪郭補正信号生成のための構成を追加したものである。

【0037】入力端子601から入力した入力信号 S_{in} が第1の1水平期間遅延回路603で遅延され1水平期間遅延信号 S_{1h} が生成される。この S_{1h} がさらに第2の1水平期間遅延回路604に入力し、2水平期間遅延信号 S_{2h} が生成される。また、 S_{1h} が第1の1画素遅延回路605で遅延され1水平期間1画素遅延信号 S_{1h1t} が生成される。この S_{1h1t} が注目画素の入力信号となる。

この S_{1h1t} がさらに第2の1画素遅延回路606に入力し、1水平期間2画素遅延信号 S_{1h2t} が生成される。また、 S_{1h1t} の水平方向高域成分信号 S_{Hh} が水平方向高域成分抽出回路612により抽出される。さらに、 S_{2h} と S_{in} が加算器608で加算され、この演算結果が第1の減算器609で S_{1h} から減算される。この演算結果が第1の遅延回路610で遅延され入力信号の垂直方向高域成分信号 S_{Vh} が生成される。

【0038】この S_{Vh} が第2の減算器613で S_{1h} から減算され、信号 SHV_{sub} が生成される。この SHV_{sub} が第1の相関検出回路615に入力する。また、第3の減算器614で S_{1h2t} から S_{1h} が減算され信号 $SHsub$ が生成され、この $SHsub$ が第1の相関検出回路615に入力する。第1の相関検出回路615では、 SHV_{sub} と $SHsub$ から水平方向輪郭補正制御信号 $SHcnt$ が生成され、 S_{Hh} と $SHcnt$ が第1の輪郭補正信号生成回路618に入力し、 S_{1h1t} に対する水平方向輪郭補正信号 S_{hap} が生成される。

【0039】また、第4の減算器607で S_{in} から S_{2h} が減算され、この演算結果が第2の遅延回路611で遅延され、信号 $SVsub$ が生成され、第2の相関検出回路617に入力する。さらに SHV_{sub} が図9で示される入力特性を持つ極性反転回路616に入力し、その極性が反転された信号が第2の相関検出回路617に入力する。第2の相関検出回路617では、その極性が反転された SHV_{sub} と $SVsub$ から垂直方向輪郭補正制御信号 $SVcnt$ が生成され、 S_{Vh} と $SVcnt$ が第2の輪郭補正信号生成回路619に入力し、 S_{1h1t} に対する垂直方向輪郭補正信号 S_{vap} が生成される。

【0040】水平方向輪郭補正信号 S_{hap} と垂直方向輪郭補正信号 S_{vap} は第2の加算器620で加算され、この演算結果が第3の加算器621において、 S_{in} が第3の遅延回路602で遅延された信号に加算され、出力信号が生成される。

【0041】輪郭補正信号生成回路618、619の構成例は本発明の第1、第2の実施例と同様で図2(a)～(d)に示す。また、相関検出回路615、617の構成例は本発明の第2の実施例と同様で図8に示す。

【0042】本実施例においては、本発明の第2の実施例の構成に、1画素遅延回路等のわずかな構成を追加するだけで、本発明の効果を水平、垂直双方の輪郭補正信号に対して実現することが可能となる。

【0043】

【発明の効果】以上の実施例から明らかなように、本発明によれば、注目画素と近傍の画素の入力値から生成される高域成分が信号成分かノイズ成分かを判定し、信号成分と判定される場合は高域成分から生成される輪郭補正信号を伸長することにより、輪郭補正信号が入力信号に付加されて生成される出力信号の S/N を劣化させることなく出力信号の先鋭度を向上させることができる。

【0044】また、注目画素の入力信号に対して生成される水平方向高域成分、垂直方向高域成分を比較することにより、注目画素が水平方向あるいは垂直方向の直線上にある場合に抽出される高域成分も信号成分であると判定でき、水平方向及び垂直方向の直線の輪郭がより強調された、先鋭度の高い出力信号が得られ、その実用効果は非常に大きい。

【図面の簡単な説明】

【図1】本発明の第1の実施例における輪郭補正回路の構成を示すブロック図

【図2】本発明の第1～第3の実施例における輪郭補正回路の輪郭補正信号生成回路の構成を示すブロック図

【図3】本発明の第1の実施例における輪郭補正回路の制御信号生成回路の入出力特性を示す図

【図4】本発明の第1の実施例における輪郭補正回路の水平方向高域成分抽出回路の構成を示すブロック図

【図5】本発明の第2の実施例における輪郭補正回路の構成を示すブロック図

【図6】本発明の第3の実施例における輪郭補正回路の構成を示すブロック図

【図7】本発明の第2の実施例における輪郭補正回路の相関検出回路の構成を示すブロック図

【図8】本発明の第2または第3の実施例における輪郭補正回路の高域成分相関検出回路の入出力特性を示す図

【図9】本発明の第3の実施例における輪郭補正回路の*

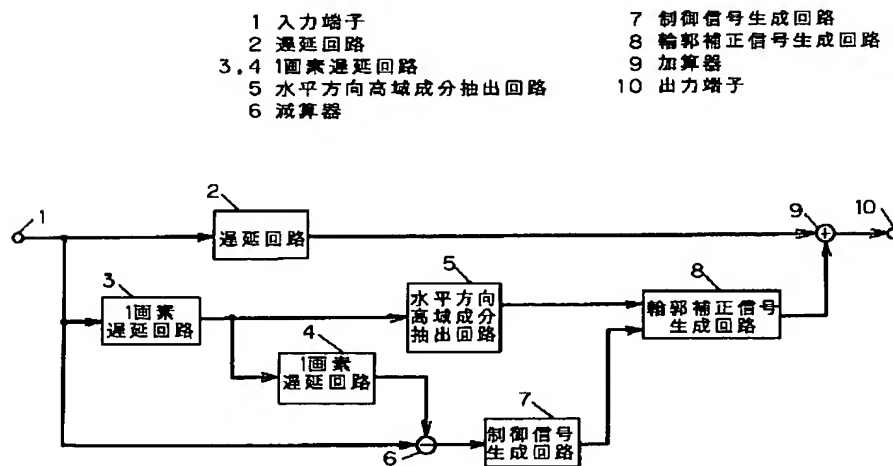
*反転回路の入出力特性を示す図

【図10】従来の輪郭補正回路の構成を示すブロック図

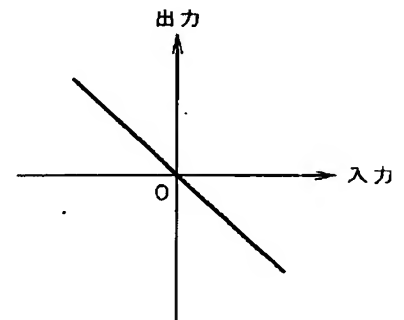
【符号の説明】

- 2, 509, 610 第3の遅延回路
 3, 505, 605 第1の遅延回路
 4, 506, 606 第2の遅延回路
 5, 511, 612 高域成分抽出回路
 6 減算器
 7, 513, 617 制御信号生成回路
 8, 514 輪郭補正信号生成回路
 9 加算器
 502, 611 第4の遅延回路
 503, 603 第1の1H遅延回路
 504, 604 第2の1H遅延回路
 507, 608 第1の加算器
 508, 609 第1の減算器
 510, 614 第2の減算器
 512, 613 第3の減算器
 515, 620 第2の加算器
 602 第5の遅延回路
 607 第4の減算器
 616 反転回路
 618 第1の輪郭補正信号生成回路
 619 第2の輪郭補正信号生成回路
 621 第3の加算器

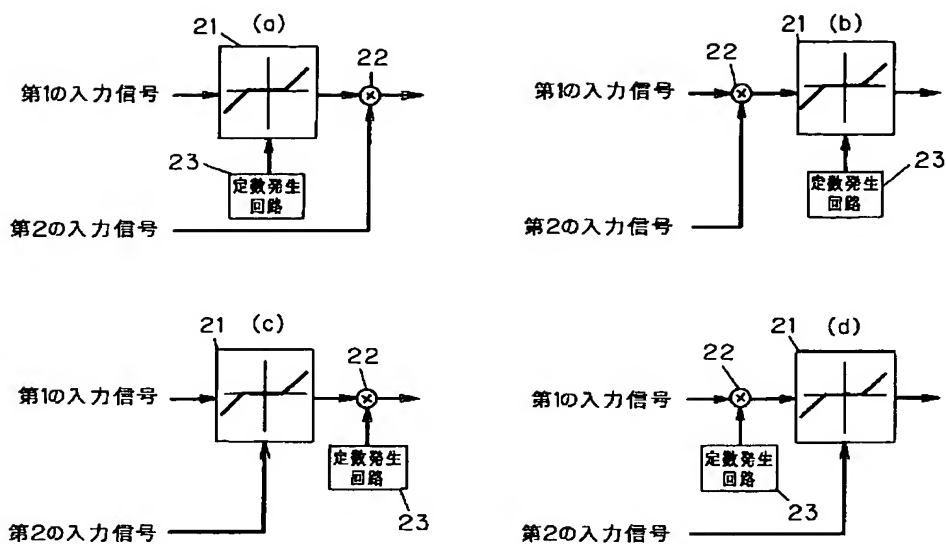
【図1】



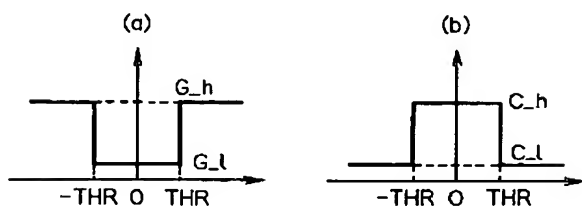
【図9】



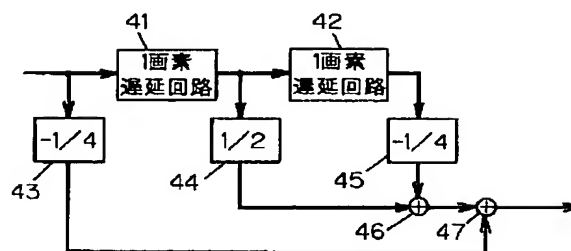
【図2】



【図3】

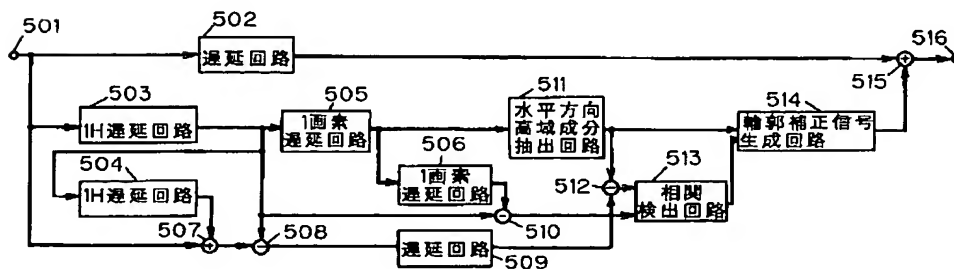


【図4】

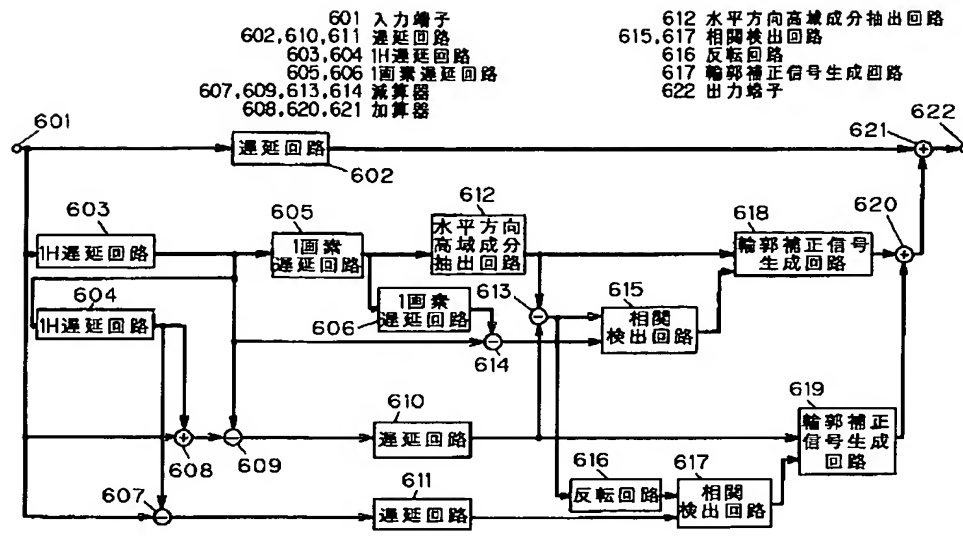


【図5】

- | | |
|------------------|-------------------|
| 501 入力端子 | 508, 510, 512 減算器 |
| 502, 509 遅延回路 | 511 水平方向高域成分抽出回路 |
| 503, 504 1H遅延回路 | 513 相関検出回路 |
| 505, 506 1画素遅延回路 | 514 輪郭補正信号生成回路 |
| 507, 515 加算器 | 516 出力端子 |

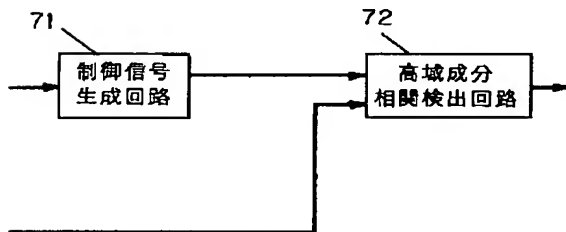


【図6】

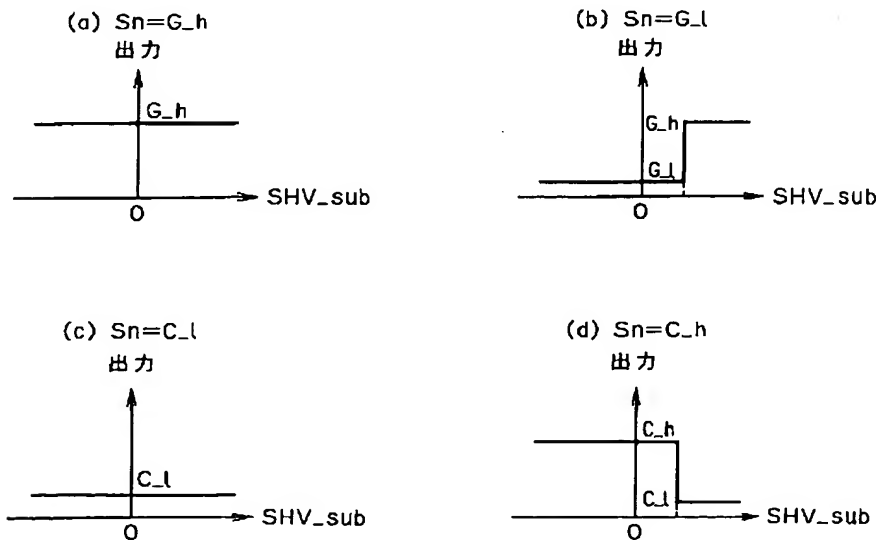


【図7】

71 制御信号生成回路
72 高域成分相関検出回路



【図8】



【図10】

- 101 入力端子
 102 水平低域成分抽出回路
 103 垂直高域成分抽出回路
 104 減算器
 105, 108 加算器
 106 乗算器
 107 定数発生回路
 109 出力端子

